

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004年12月29日 (29.12.2004)

PCT

(10) 国際公開番号
WO 2004/114455 A1

- (51) 国際特許分類⁷: H01P 7/08
 (21) 国際出願番号: PCT/JP2004/003062
 (22) 国際出願日: 2004年3月10日 (10.03.2004)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (30) 優先権データ:
 特願2003-173745 2003年6月18日 (18.06.2003) JP
 (71) 出願人 (米国を除く全ての指定国について): 株式会社 村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市天神2丁目2番10号 Kyoto (JP).
 (72) 発明者; および
 (75) 発明者/出願人 (米国についてのみ): 日高 青路 (HIDAKA, Seiji) [JP/JP]; 〒6178555 京都府長岡京市天神

2丁目2番10号 株式会社 村田製作所内 Kyoto (JP). 阿部 眞 (ABE, Shin) [JP/JP]; 〒6178555 京都府長岡京市天神2丁目2番10号 株式会社 村田製作所内 Kyoto (JP).

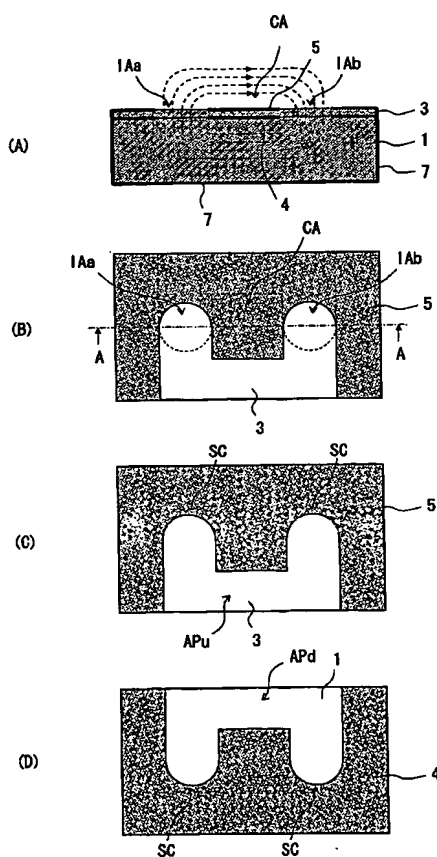
(74) 代理人: 小森 久夫 (KOMORI, Hisao); 〒5400011 大阪府大阪市中央区農人橋1丁目4番34号 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: RESONATOR, FILTER AND COMMUNICATION UNIT

(54) 発明の名称: 共振器、フィルタおよび通信装置



(57) Abstract: A resonator, a filter and a communication unit in which the overall size can be reduced easily even when the resonance frequency is relatively low. Conductive layers (4, 5) are laid in layers while being insulated from each other by a dielectric layer (3), and conductor opening parts where any conductor layer is not formed in the laying direction are allowed to serve as dielectric regions IAa and IAb whereas the parts of the conductive layers (4, 5) facing each other through the dielectric layer (3) are allowed to serve as capacitive regions CA, thus obtaining a slot resonator of step impedance structure. Impedance step ratio between the inductive region and the capacitive region is increased by this structure thus reducing the size of the resonator. Furthermore, conductor loss of the resonator is reduced by suppressing intrusion of magnetic energy into the capacitive regions, thus obtaining a small resonator having a high Qo.

(57) 要約: 共振周波数が比較的低い場合でも全体に容易に小型化できるようにした共振器、フィルタおよび通信装置を提供する。誘電体層3によって一部が互いに絶縁された状態で導体層4、5を積層し、その積層方向に何れの導体層も形成されていない導体開口部を誘導性領域IAa、IAbとして作用させ、誘電体層3を介して互いに対向する導体層4、5の部分容量性領域CAとして作用させ、これらによりステップインピーダンス構造のスロット共振器として機能させる。この構造により誘導性領域と容量性領域のインピーダンスステップ比を大きくして共振器を小型化する。また、容量性領域への磁界エネルギーの侵入を抑制して共振器の導体損失を低減し、小型でありながらQoの高い共振器を得る。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

共振器、フィルタおよび通信装置

5 技術分野

この発明は、例えばマイクロ波帯やミリ波帯における無線通信や電磁波の送受信に利用される共振器、フィルタおよび通信装置に関するものである。

10 背景技術

従来、スロットラインを用いた共振器において、その小型化のためにスロットラインをステップインピーダンス構造にする設計手法が知られている（例えば、Bharathi Bhat, Shibani K. Koul, “ANALYSIS, DESIGN AND APPLICATIONS OF FIN LINES”, pp.316-317. 発行所 ARTECH HOUSE, INC
15 発行国 U. S. A. 発行年 1987 や、小西良弘, “マイクロ波回路の基礎と応用”, 総合電子出版社, p. 169. 発行年 1990 (第 1 版) 参照)。これは、スロットラインの両端付近の幅を広くし中央を細くして、スロットラインの両端付近のインピーダンスを誘導性、中央部のインピーダンスを容量性とし、スロットラインに沿った方向でインピーダンスをステップ状に変化させることによって、同じ共振周波数を得るのに要するスロットラインの長さ
20 を短縮化するものである。

ここで、この従来のステップインピーダンス化したスロット共振器の典型的な例を図 13 に示す。図 13 の (B) はスロット共振器を構成した基板の上面図、(A) は (B) における A-A 部分の断面図である。誘電体
25 基板 1 の表面には導体開口部 A P a, A P b, A P c を有する導体膜 10 を形成している。導体開口部 A P a, A P b, A P c は、それら全体によって 1 つのダンベル型の導体開口部を形成していて、両端の導体開口部 A

P a , A P b の幅（この例では円形であるので直径ということもできる。）が相対的に大きく、それに対して中央の導体開口部 A P c の幅は狭い。そのため、両端部が誘導性、中央部が容量性をもつ。

図 1 3 （A）の破線はこのスロット共振器の磁力線を概略的に表している。この磁力線によって、この共振器の磁界分布を示している。このようにステップインピーダンス構造のスロット共振器は、両端部の誘導性領域の一方で磁界ベクトルが上向きとなると、他方で磁界ベクトルが下向きとなって、全体で磁気双極子のように振る舞う。共振動作により生じる磁界エネルギーの多くは導体開口部 A P a , A P b による誘導性領域に集中し、電界エネルギーの多くは導体開口部 A P c による容量性領域に分布する。このように磁界エネルギーと電界エネルギーの蓄積領域を分離することによって集中定数回路として作用し、スロット共振器の小型化が可能となる。

前記スロット共振器のサイズは共振周波数に反比例するので、共振周波数が比較的低い場合に共振器を小型化するうえで上述のステップインピーダンス化は有効である。また、容量性領域と誘導性領域のインピーダンスのステップ比が大きいほど小型化のために有効である。

そこで、図 1 3 に示した例では、導体開口部 A P c の線路幅を狭くするとともにその線路長を短縮化すればよいが、導体膜のパターン形成精度の制限があるので、極端にその線路幅を細くすることはできない。また線路幅の寸法ばらつきによる容量性領域の容量値の変化は線路幅が細くなるほど顕著に現れるので、容量性領域の導体開口部 A P c の線路幅を細くする程、所定の共振周波数を高精度に得ることが困難となる。

この発明の目的は、上述の問題を解消して、共振周波数が比較的低い場合でも全体に容易に小型化できるようにした共振器、フィルタおよび通信装置を提供することにある。

発明の開示

この発明は、誘電体層と導体層とを備えた共振器であって、誘電体層によって一部が互いに絶縁された複数の導体層を備え、誘電体層と導体層の積層方向にいずれの導体層も形成されていない少なくとも2つの導体開口部をそれぞれ誘導性領域として構成し、導体層が誘電体層を介して積層方向に重なる部分であり且つ前記誘導性領域同士を接続する部分を容量性領域として構成したことを特徴としている。

このように複数の導体層を誘電体層を介して積層し、その導体層によって導体開口部を形成するとともに、誘電体層を介して導体層が積層方向に重なる部分で容量性領域を構成することによって、限られた面積内に所定容量を生じさせて、小型で且つ共振周波数の精度の高い共振器を得る。

また、この発明は、上記誘電体層と導体層の積層体に誘導性領域と容量性領域とをそれぞれ複数個設けるとともに、誘導性領域同士を容量性領域で接続した組を複数組設けたことを特徴としている。この構造により、上記積層体である単一の基板に複数の共振器を構成するとともに、それらを結合させて複数段の共振器から成る共振器装置を構成する。

また、この発明は、上記構成の共振器と、それに結合する信号入出力手段とを備えてフィルタを構成する。この構造により、小型のフィルタを得る。

また、この発明は、上記共振器またはフィルタを備えて通信装置を構成する。これにより、上記共振器またはフィルタを設けた高周波回路部での小型化を図り、小型の通信装置を得る。

図面の簡単な説明

図1は第1の実施形態に係る共振器の構成を示す図である。図2は第2の実施形態に係る共振器の構成を示す図である。図3は第3の実施形態に係る共振器の構成を示す図である。図4は第4の実施形態に係る共振器の

構成を示す図である。図 5 は同共振器の各部の寸法をパラメータとして共振周波数と導体 Q の変化をシミュレーションした結果を示す図である。図 6 は同共振器の各部の寸法をパラメータとして共振周波数と導体 Q の変化をシミュレーションした結果を示す図である。図 7 は第 5 の実施形態に係るフィルタの構成を示す図である。図 8 は第 6 の実施形態に係る共振器の主要部の構成を示す図である。図 9 は複数の導体線路の積層部分における磁界分布の例を示す断面図である。図 10 は複数の容量性領域の積層方向の外側に配置される容量性領域の容量に対する内側に配置される容量性領域の容量の比と導体 Q との関係を示す図である。図 11 は容量性領域の他の構成例を示す断面図である。図 12 は第 7 の実施形態に係るデュプレクサおよび通信装置の構成を示すブロック図である。図 13 は従来の共振器の構成を示す図である。

発明を実施するための最良の形態

以下、この発明に係る共振器、フィルタ、デュプレクサおよび通信装置の例を各図を参照して説明する。

第 1 の実施形態に係る共振器について図 1 を参照して説明する。

図 1 の (B) は共振器の上面図、(A) は (B) における A-A 部分の断面図である。また (C) は上面の導体層のパターン、(D) は下層に設けた導体層のパターンをそれぞれ示している。

矩形板形状の誘電体基板 1 の上面には (D) に示すようなパターンの導体層 4 を形成している。この導体層 4 を形成した誘電体基板 1 の上面には全面に誘電体層 3 を設け、更にその表面に (C) に示すようなパターンの導体層 5 を形成している。このようにして導体層 4, 5 が誘電体層 3 を介して厚み方向に積層された構造を成す。導体層 4, 5 が誘電体層 3 を介して積層された状態で、(B) に示すように導体層 4, 5 および誘電体層 3 の積層方向に何れの導体層も形成されていない導体開口部が構成される。

この例では導体層 4 のパターンによって形成される導体開口部 A P d の半円形状部分 S C と、導体層 5 のパターンによって形成される導体開口部 A P u の半円形状部分 S C との合成によって、積層方向に何れの導体層も存在しない円形の導体開口部が生じる。この円形の導体開口部が誘導性領域 I A a , I A b を構成している。

また導体層 4 , 5 の積層によって、誘電体層 3 を介して互いに対向する部分で矩形状の容量性領域 C A を構成している。この誘電体層 3 の厚み方向の間隙は、円形の導体開口部の直径の $1/10$ 以下としている。

このような構造により、2つの誘導性領域 I A a , I A b と、その間を繋ぐ容量性領域 C A とでステップインピーダンス構造のスロット共振器として作用する。この例では、容量性領域 C A の間隙と導体開口部の直径との比が $1:10$ 以上であるため、共振動作により生じる磁界エネルギーの約 90% 以上が誘導性領域 I A a , I A b に分布し、電界エネルギーの約 90% 以上が容量性領域 C A に分布する。

図 1 の (A) における破線は概略的に表した磁力線であり、この形状によって磁界分布を示している。このように両端部の誘導性領域の一方で磁界ベクトルが上向きとなるとき他方で磁界ベクトルが下向きとなつて、略 180° の点対称で磁界が分布する。電界ベクトルは容量性領域 C A の導体層で挟まれた誘電体層で向きを揃えて分布する。

容量性領域 C A で集中定数的な強い容量が得られる場合、誘導性領域 I A a , I A b の周囲には振幅変化の小さな電流が分布して、容量性領域の縁端効果が緩和される。すなわち、図 1 の (A) に示したように、磁界ベクトルは容量性領域 C A 取り巻いて分布するが、誘導性領域 I A a , I A b を構成する導体開口部の縁に節腹のない電流が流れるので、この電流の影響によって、容量性領域 C A を取り巻く磁界の取り巻き方が広がり、その曲率が緩やかになるので縁端効果が緩和される。(縁端効果は磁界の急峻な曲がりによって生じる。) そのため、導体損失が抑えられ、 Q_o の高

い共振器が得られる。

図 1 3 に示した従来のダンベル型のスロット共振器とは異なり、誘電体層 3 を厚み方向に挟んで対向する 2 つの導体層 4, 5 の対向部分で容量性領域 C A を構成しているのので、限られた面積内に所定の容量を構成でき、全体に小型化が可能となる。また、容量性領域 C A を積層方向から見たとき開放されておらず、誘電体層 3 を介して厚み方向に導体層 4, 5 の所定部分が対向しているので、全共振空間に対する容量性領域 C A の体積比が小さくでき、その分、磁界エネルギーの侵入が低減できる。すなわち、磁界エネルギー＝体積×磁界エネルギー密度、の関係が成り立つので、容量性領域の体積が小さい程、磁界エネルギー量は小さくなる。容量性領域に磁界エネルギーが存在すると、それを保持するための実電流が流れて導体損失を招くことになるので、容量性領域に存在する磁界エネルギーが小さくなるほど導体損失を低減することができる。従って小型で且つ無負荷 Q (Q o) の高い共振器が得られる。

15 なお、図 1 に示した例では誘電体基板 1 の四側面および底面に遮蔽電極 7 を設けるとともに、導体層 4, 5 の周辺部分で遮蔽電極 7 に導通させている。そのため、上述の共振空間の下半分は遮蔽電極 7 によって遮蔽される。図 1 の (A) に示した状態からその上部を導電性のキャップで覆うことによって共振空間の上半分も遮蔽し、上記導電性キャップと遮蔽電極 7 とによって共振空間の全体を遮蔽するような構造をとってもよい。

20 また、遮蔽電極 7 は上述の共振器動作には直接影響を与えないので、必須ではなく、必要に応じて誘電体基板 1 に遮蔽電極 7 を形成しない構造を採ってもよい。

図 2 は第 2 の実施形態に係る共振器の構成を示す図である。ここで
25 (C) は共振器の上面図、(A) は (C) における A-A 部分の断面図、
 (B) は (C) における B-B 部分の断面図である。また (D) は上層の導電体層 5 のパターン、(E) は下層の導電体層 4 のパターンをそれぞれ

示している。図 1 に示した共振器と異なり、この図 2 の共振器では、導体層 4, 5 の一部を誘電体基板 1 の上面で層間短絡部 S で導通させている。誘電体層 3 は層間短絡部 S 部分には設けていない。このような構造により、遮蔽電極 7 のみによって導体層 4, 5 を層間短絡させる場合に比べ、層間短絡部 S によって導体開口部の近傍でより確実に層間短絡させることができる。

図 3 は第 3 の実施形態に係る共振器の構成を示す図である。(C) は共振器の上面図、(A) は (C) における A-A 部分の断面図、(B) は (C) における B-B 部分の断面図である。また (D) は上層の導電体層 5 のパターン、(E) は下層の導電体層 5 のパターンをそれぞれ示している。

このように、誘電体基板 1 の上面の所定箇所には導体層 6 を形成している。その上面には誘電体層 3 を介して (D) に示すようなパターンの導体層 5 を形成している。導体層 5 の導体開口部は、両端を略円形の導体開口部 A P a, A P b とし、その間を所定幅のスロット状導体開口部 A P c で繋いだダンベル型を成している。上記導体層 6 はこのスロット状導体開口部 A P c 付近で且つ誘導性領域となる両端の導体開口部 A P a, A P b には対向しない位置に形成している。導体層 5 と 6 との間は誘電体層 3 を介して対向し、(B) に示すようにその間に容量が生じる。この場合、等価回路的に 2 つの容量が直列に接続された関係となる。そのため、スロット状の開口部 A P c の間隙を極端に狭くすることなく必要な容量を確保できる。その結果、第 1・第 2 の実施形態の場合と同様に小型且つ Q o の高い共振器が得られる。また、導体層 5 と 6 を交互に複数組積層することによってさらに大きな容量を得ることができる。

次に、第 4 に係る実施形態について図 4～図 6 を基に説明する。

図 4 の (B) は上部の遮蔽キャップ 14 を取り除いた状態での上面図、(A) は (B) の A-A 部分の断面図である。また (C), (D) は各層

に形成した導体層のパターンを示している。

(A) に示すように、多層基板 1 2 には複数の導体層と誘電体層を交互に積層して成る積層部 4 5 を設けている。各層の導体層は (C), (D) に示したように、2 種類のパターンからなる導体層 4, 5 を交互に誘電体層を介して積層している。すなわち、この構造は図 1 に示した導体層 4, 5 と誘電体層 3 とから成る積層構造を多層化したものに相当する。各導体層 4, 5 は多層基板 1 2 の四側面および底面に形成した遮蔽電極 7 に導通させている。従って、誘電体層と導体層との積層方向に何れの導体層も形成されていない領域が誘導性領域 I A a, I A b として作用する。また誘電体層を介して導体層同士が対向する領域が容量性領域 C A として作用する。このように複数の導体層および誘電体層を積層して容量性領域 C A を構成することによって容量性領域のサイズを縮小化でき、より小型な共振器が得られる。

なお、多層基板 1 2 の上部に導電性の遮蔽キャップ 1 4 を取り付けることによって、上部空間 S を有する遮蔽構造の共振器を構成している。

上記多層基板 1 2 は、誘電体セラミックグリーンシートに対する導電性ペーストの印刷によるパターン形成およびそのシートの積層・プレス・焼成といった一連の積層多層基板の製造方法によって製造できる。また、基板上に誘電体層と導体層を順に印刷し、焼成することによって製造する方法を採ることもできる。

図 5 および図 6 は図 4 に示した共振器において、各部の寸法パラメータを変化させた時の、共振周波数と導体 Q のシミュレーション結果を示している。容量性領域 C A の幅を W、導体層の重なる部分の奥行き寸法を G、誘導性領域 I A a, I A b となる導体開口部の直径 (開口径) を D で表す。また多層基板 1 2 の横幅を L、縦幅を M で表す。ここで、 $L = 2.4 \text{ mm}$ 、 $M = 1.2 \text{ mm}$ とする。また多層基板 1 2 の厚み寸法を 0.5 mm 、遮蔽キャップ 1 4 による上部空間 S の厚みを 0.5 mm とする。

図 5 は、容量性領域 C A の幅 W を 0.4 mm に固定し、 $D = 0.3, 0.4, 0.6$ mm の 3 つの条件について、G を変化させた場合について示している。(A) は横軸に G、縦軸に共振周波数をとっている。(B) は横軸に共振器周波数、縦軸に導体 Q をとっている。この導体 Q によって導体損失の大きさを表している。

図 5 の (A) に示すように、容量性領域の奥行き寸法 G の増大に伴い容量が増大するため、共振周波数はそれに反比例して低下する。また、開口径 D が大きいほど共振周波数は低くなる。これは開口径 D が大きいほど、その導体開口部を通過する磁束が大きくなって誘導量が増大するためである。

また、図 5 の (B) に示すように、開口径 D が大きくなるほど、同じ共振周波数での導体 Q が高くなる。

図 6 は、導体開口部の直径 D を 0.6 mm に固定し、容量性領域の幅 W を 0.4, 0.5, 0.6 mm とした場合について、容量性領域の奥行き寸法 G を変化させた場合について示している。図 5 の場合と同様に、(A) は横軸に G、縦軸に共振周波数を取り、(B) は横軸に共振器周波数、縦軸に導体 Q をとっている。

図 6 の (A) に示すように、容量性領域の奥行き寸法 G の増大に伴って容量が増大するので、共振周波数はそれに反比例して低下する。容量性領域の幅 W に対する共振周波数の依存性は小さく見える。これは、容量性領域の幅 W の減少による容量値の減少と誘導量の増大がうまくバランスしているためと考えられる。

また、図 6 の (B) に示すように、容量性領域の幅 W に対する導体 Q の依存性は顕著ではない。この結果から、容量性領域の幅 W を小さくしても導体損失を増すことはなく共振器を小型化できることがわかる。

次に、第 5 の実施形態としてフィルタの構成例を図 7 を基に説明する。

図 7 において、(D) はフィルタの上面図、(A) は (D) における A

ーA部分の断面図である。(E)はフィルタの正面図であり、(B)は(E)におけるB-B部分の断面図である。また(C)は上部の遮蔽キャップ14を取り外した状態での上面図((E)におけるC-C部分の平面図)である。多層基板12には、図4に示した多層基板12の構造と同様に、2種類のパターンからなる複数の導体層を誘電体層を介して交互に積層している。これにより、3つの誘導性領域IAa, IAb, IAcおよびそれらの間を繋ぐ2つの容量性領域CAa, CAbを設けている。

また、(A)(B)に示すように、多層基板12の上記2つの導体層パターンの積層部分から離れた位置に入出力結合用電極8a, 8bを形成している。これらの入出力結合用電極8a, 8bの一方の端部は多層基板12の側面に形成した遮蔽電極7に導通させていて、他端は入出力端子9a, 9bに導通させている。この構造により、入出力結合用電極8a, 8bと遮蔽電極7とによって結合ループを構成している。

2つの誘導性領域IAa, IAbと1つの容量性領域CAaとの組によって1つの(1段の)共振器として作用し、2つの誘導性領域IAb, IAcと1つの容量性領域CAbとの組によってもう1つの(2段目の)共振器として作用する。この2つの共振器の磁界分布は(A)の破線で示すようになり、入出力結合用電極8a, 8bはそれぞれの共振器と磁界結合する。従って、このフィルタは2段の共振器による帯域通過特性を示すフィルタとして作用する。

図7に示した例では2段の共振器を構成したが、同様にして3段以上の共振器を単一の基板上に構成してもよい。その際、2つの誘導性領域とその間の容量性領域とによって1つの共振器として作用するので、隣接する共振器を構成する2つの誘導性領域のうち、1つずつ兼用することによって、共振器が順に結合した構造をとることができる。

次に、第6の実施形態に係る共振器について図8～図11を基に説明する。

第1～第5の実施形態では、共振器の容量性領域の容量を各層でどのように定めるかについて具体的に示していないが、この第6の実施形態では、各層の容量性領域の容量の大きさを厚み方向で不均等にする。

この第6の実施形態に係る共振器全体の構成は図7に示したものと同様である。多層基板の各誘電体層に形成する導体層のパターンは図7の場合とは異なる。

図8はその多層基板の各誘電体層に形成する導体層のパターンを示す図である。(A)は第1層(最上層)、(B)は第2層、(C)は第3層、(D)は第4層、(E)は第5層(最下層)の導体層のパターンをそれぞれ示している。ここで、41, 51, 42, 52, 43は何れも導体層である。

図9の(A)は図8の(A)に示したA-A部分での多層基板の断面図である。同様に、図9の(B)は図8の(B)部分での断面図である。図9の(C), (D)は後述するように(A), (B)の比較例である。

図9において破線Hは、容量性領域CAaを取り巻く磁界の分布を示している。

ここで、図9の(B)に示すように、第1層(最上層)である導体層41と第2層の導体層51との互いに重なる部分の面積を S_o 、第2層の導体層51と第3層の導体層42との互いに重なる部分の面積を S_i 、第3層の導体層42と第4層の導体層52との互いに重なる部分の面積を S_i 、第4層の導体層52と第5層の導体層43との互いに重なる部分の面積を S_o で表す。

(B)の例では、 $S_o > S_i$ の関係としている。すなわち、積層方向の外側に配置される容量性領域の容量CAoを、内側に配置される容量性領域の容量CAiより大きくしている。(D)の例では、 $S_o = S_i$ の関係としている。すなわち、各層の容量性領域の容量CAo, CAiを等しくしている。

図 10 は複数の容量性領域の積層方向の外側に配置される容量性領域の容量 CA_o に対する内側に配置される容量性領域の容量 CA_i の比と、導体 Q との関係を示す図である。 $CA_o/CA_i = 1$ 、すなわち $CA_o = CA_i$ のとき、導体 Q は約 290 であるが、 $CA_o/CA_i = 4$ のとき、導体 Q は約 330 にまで向上する。このように、 CA_o/CA_i の比が大きくなる程、導体 Q (Q_c) が向上する。

次に、上記 Q_c 向上の作用効果について図 9 を用いて説明する。

すでに各実施形態で示したように、誘電体層の積層方向にいずれも導体層が形成されていない導体開口部は誘導性領域として作用し、導体層が誘電体層を介して積層方向に重なり且つ誘導性領域同士を接続する部分は容量性領域として作用する。このように誘導性領域と容量性領域とによって構成した共振器においては、容量性領域の容量が大きいほど誘導性領域に生じる磁界の強度が大きくなる。

図 9 の (A) (B) のように、厚み方向の外側 (外層) の容量性領域の容量が厚み方向の内側 (内層) の容量性領域の容量より大きい場合、5 層の導体層 41, 51, 42, 52, 43 のうち内層に比べて外層に流れる電流が大きくなるので、内層の電流に起因して生じる磁束より外層の電流に起因して生じる磁束が大きくなる。一方、(C) (D) のように、各層の容量性領域の容量が等しい場合、5 層の導体層 41, 51, 42, 52, 43 には略等しい電流が流れるので、内層と外層の電流に起因して生じる磁束は略等しくなる。したがって、容量性領域 CA_a を取り囲む磁界の分布は、図 9 の (C) に比べて (A) の場合の方が厚み方向に広がることになる。(C) の場合、局所的に周回する磁界は内層の容量性領域に侵入することになるので、その容量性領域で導体損失が生じる。

ここで、共振器の無負荷 Q (Q_o)、導体 Q (Q_c)、誘電体 Q (Q_d) の関係は次の (1) 式で表される。

$$\frac{1}{Q_o} = \frac{1}{Q_c} + \frac{1}{Q_d} \quad \dots(1)$$

また、このうち Q_c は次の (2) 式で表すことができる。

$$\frac{1}{Q_c} = \frac{W_{m1}}{W_{m1} + W_{m2}} \cdot \frac{1}{Q_{c1}} + \frac{W_{m2}}{W_{m1} + W_{m2}} \cdot \frac{1}{Q_{c2}} \quad \dots(2)$$

(2) 式において、 Q_{c1} は積層されている導体線路のうち最外層（最上層と最下層）の導体線路による導体 Q であり、 Q_{c2} はそれ以外の内層の導体線路による導体 Q である。 W_{m1} は最外層に蓄積される磁界エネルギー、 W_{m2} は内層に蓄積される磁界エネルギーである。ここで、 Q_{c2} は Q_{c1} より 2 桁程度も小さな値であるため、 Q_{c1} に比べて Q_{c2} による影響を小さくすれば Q_c を向上させることができる。そのため W_{m2} を小さくすればよい。この内層に蓄積される磁界エネルギー W_{m2} を小さくするために、最外層の導体線路 21, 25 に流れる電流を内層の導体線路に流れる電流に対して相対的に大きくする。そしてそのためには、最外層の容量性領域の容量を内層の容量性領域の容量より相対的に大きくなるようにすればよい。

図 11 はそのための他の 2 つの構成例を示している。図 9 の (B) では導体層の対向面積の設定によって厚み方向の容量分布を定めたが、図 11 の (A) の例では、第 1 の導体層 41 と第 2 の導体層 51 とで挟まれる誘電体層の誘電率を、第 3 の導体層 42 と第 4 の導体層 52 とで挟まれる誘電体層の誘電率より大きくしている。同様に第 5 の導体層 43 と第 4 の導体層 52 とで挟まれる誘電体層の誘電率を、第 4 の導体層 52 と第 3 の導体層 42 とで挟まれる誘電体層の誘電率より大きくしている。このことにより、内層に比べて外層の容量性領域の容量を大きくしている。

図 11 の (B) の例では、第 2 の導体層 51 と第 3 の導体層 42 とで挟まれる誘電体層の厚みを第 1 の導体層 41 と第 2 の導体層 51 とで挟まれる誘電体層の厚みより厚くしている。同様に第 3 の導体層 42 と第 4 の導体

層 5 2 とで挟まれる誘電体層の厚みを、第 4 の導体層 5 2 と第 5 の導体層 4 3 とで挟まれる誘電体層の厚みより大きくしている。

このことにより、内層に比べて外層の容量性領域の容量を大きくしている。

- 5 このようにして、容量性領域の内層に侵入する磁界エネルギーを低減して、 Q_c を向上させることができる。

なお、上述した例では、各層の容量性領域の容量を定めるために、最外層の容量性領域とその他の層の容量性領域とに区分して扱ったが、中央部より外層に近くなるほど容量性領域の容量が次第に大きくなるように、各
10 誘電体層の厚みや誘電率を定めたり、各層の導体層の対向面積を定めたりしてもよい。

次に、第 7 の実施形態としてデュプレクサと通信装置の構成を示す。

図 1 2 の (A) はデュプレクサのブロック図である。ここで、送信フィルタと受信フィルタは、それぞれ図 7 に示した構成からなる。送信フィル
15 タ $T_x F I L$ と受信フィルタ $R_x F I L$ の通過帯域は、それぞれの帯域に合わせて設計する。送信フィルタ $T_x F I L$ は送信信号入力端子 $T_x T$ から入力した信号のうち送信周波数帯域の信号をアンテナ端子 $A n t T$ へ通過させる。また、受信フィルタ $R_x F I L$ はアンテナ端子 $A n t T$ から入
20 力した信号のうち受信周波数帯域の信号を受信信号出力端子 $R_x T$ へ通過させる。

送受共用端子としてのアンテナ端子 $A n t T$ への送信フィルタ $T_x F I L$ と受信フィルタ $R_x F I L$ の接続は、送信信号の受信フィルタ $R_x F I L$ への回り込み、および受信信号の送信フィルタ $T_x F I L$ への回り込みを防止するように位相調整する。

25 図 1 2 の (B) は、通信装置の構成を示すブロック図である。ここで、デュプレクサ $D U P$ としては (A) に示した構成のものを用いる。回路基板上には、送信回路 $T_x - C I R$ と受信回路 $R_x - C I R$ を構成して、

デュプレクサDUPの送信信号入力端子に送信回路Tx-CIRが接続され、デュプレクサDUPの受信信号出力端子に受信回路Rx-CIRが接続され、且つアンテナ端子にアンテナANTが接続されるように、上記回路基板上にデュプレクサDUPを実装する。

請 求 の 範 囲

(1) 誘電体層と導体層とを備えた共振器であって、

5 誘電体層によって一部が互いに絶縁された複数の導体層を備え、前記誘電体層と前記導体層の積層方向にいずれの導体層も形成されていない少なくとも2つの導体開口部をそれぞれ誘導性領域として構成し、前記導体層が前記誘電体層を介して積層方向に重なる部分であり且つ前記誘導性領域同士を接続する部分を容量性領域として構成してなる共振器。

10 (2) 前記誘電体層と前記導体層の積層体に前記誘導性領域と前記容量性領域とをそれぞれ複数個設けるとともに、誘導性領域同士を容量性領域で接続した組を複数組設けた請求項1に記載の共振器。

15 (3) 複数の前記容量性領域を前記積層方向に近接配置していて、前記積層方向の最も外側に配置される容量性領域の容量を、積層方向の内側に配置される容量性領域の容量よりも大きくしたことを特徴とする請求項1または2に記載の共振器。

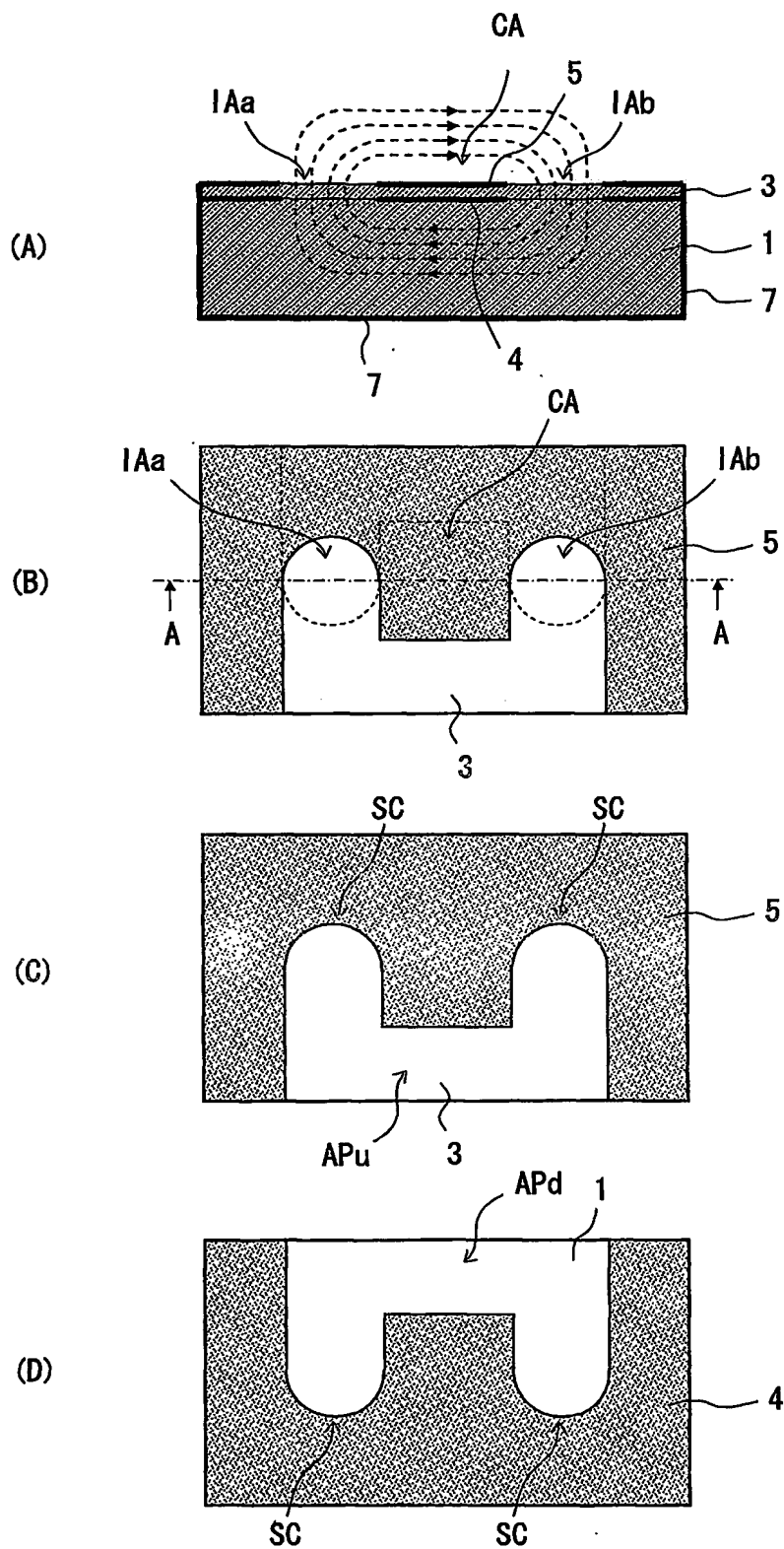
(4) 複数の前記容量性領域の容量を、前記積層方向の内側より外側であるほど大きくしたことを特徴とする請求項3に記載の共振器。

(5) 請求項1～4のいずれかに記載の共振器と、該共振器に結合する信号入出力手段とを備えたフィルタ。

20 (6) 請求項1～4のいずれかに記載の共振器または請求項5に記載のフィルタを備えた通信装置。

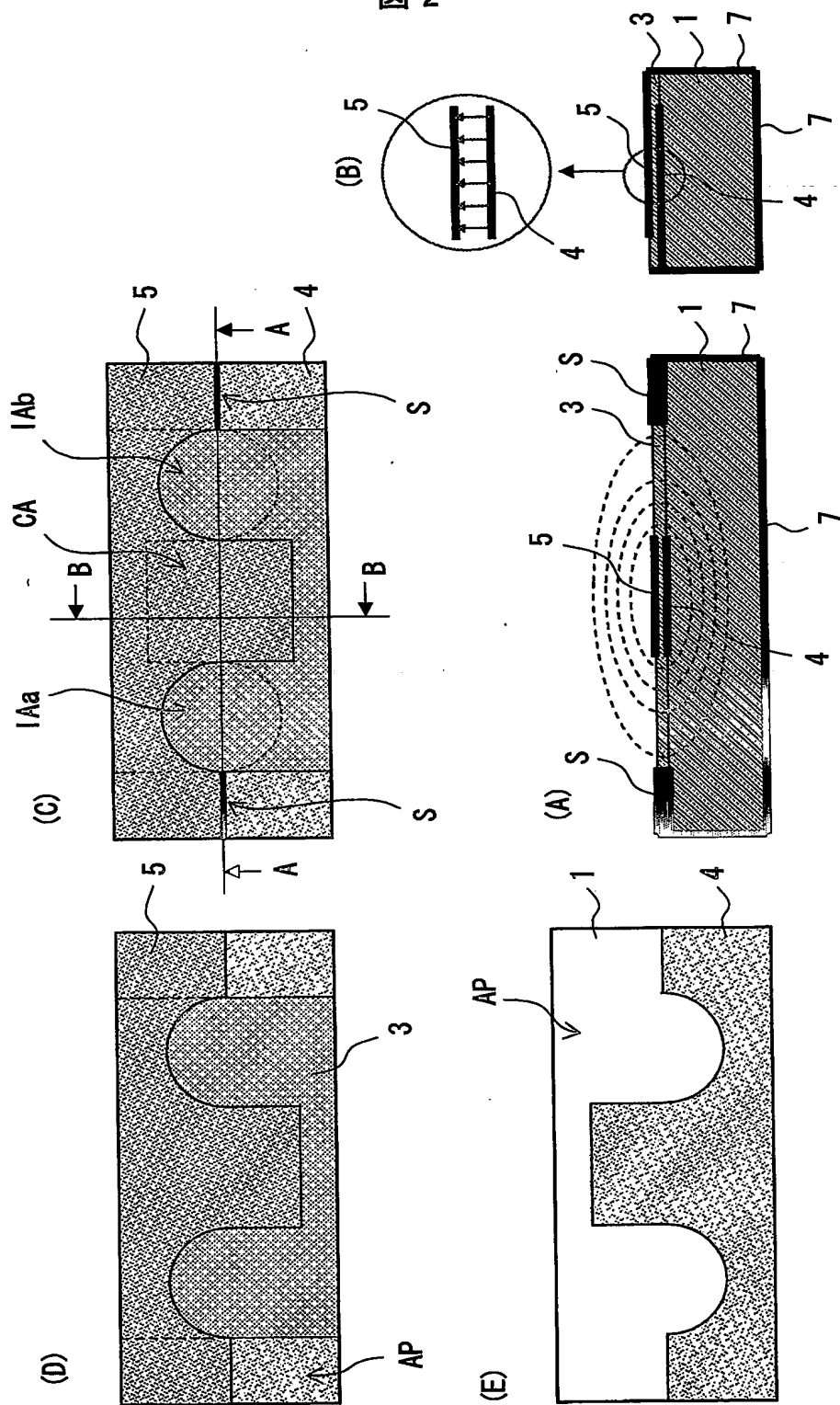
1/13

図 1



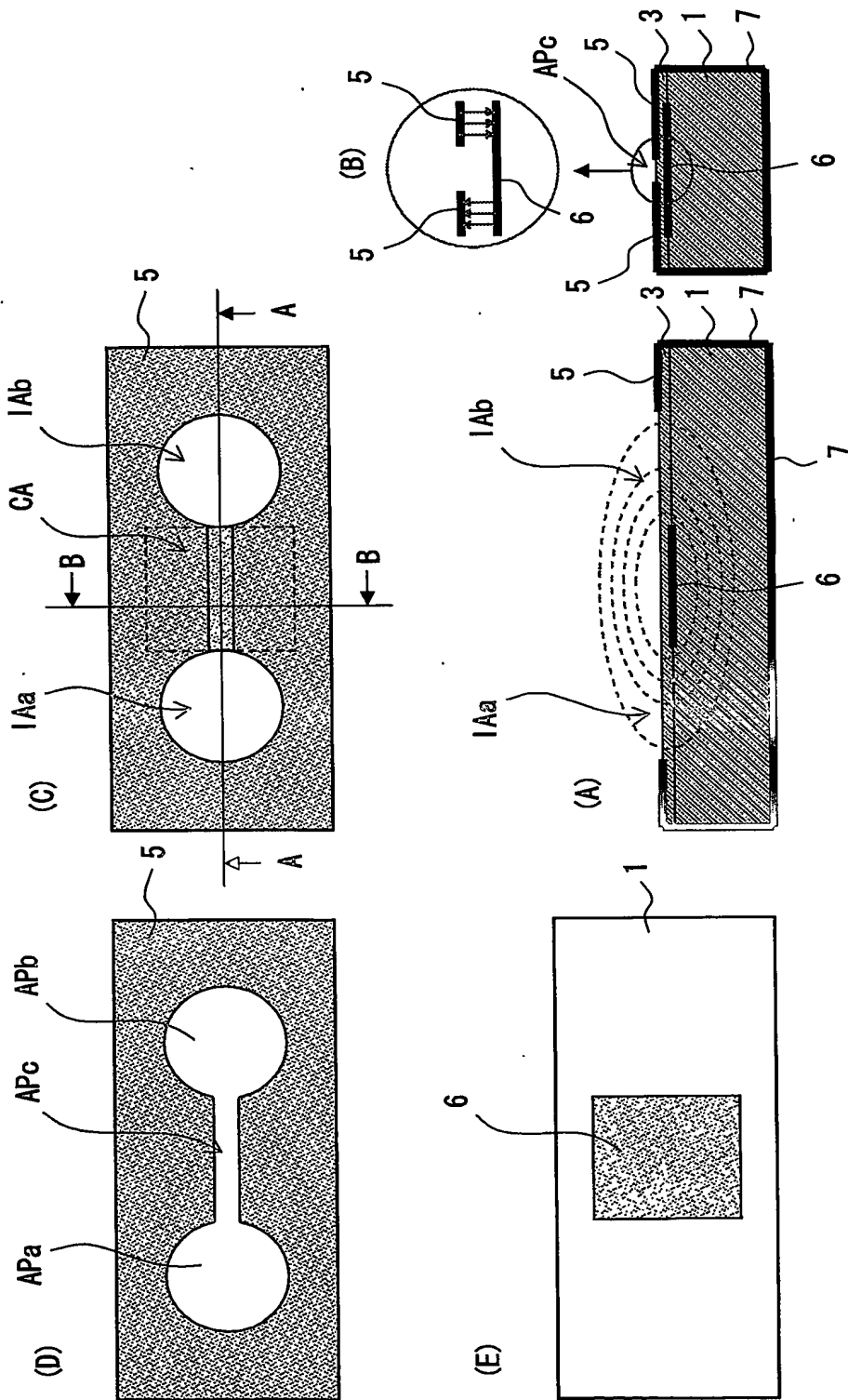
2/13

図 2



3/13

図3



4/13

図4

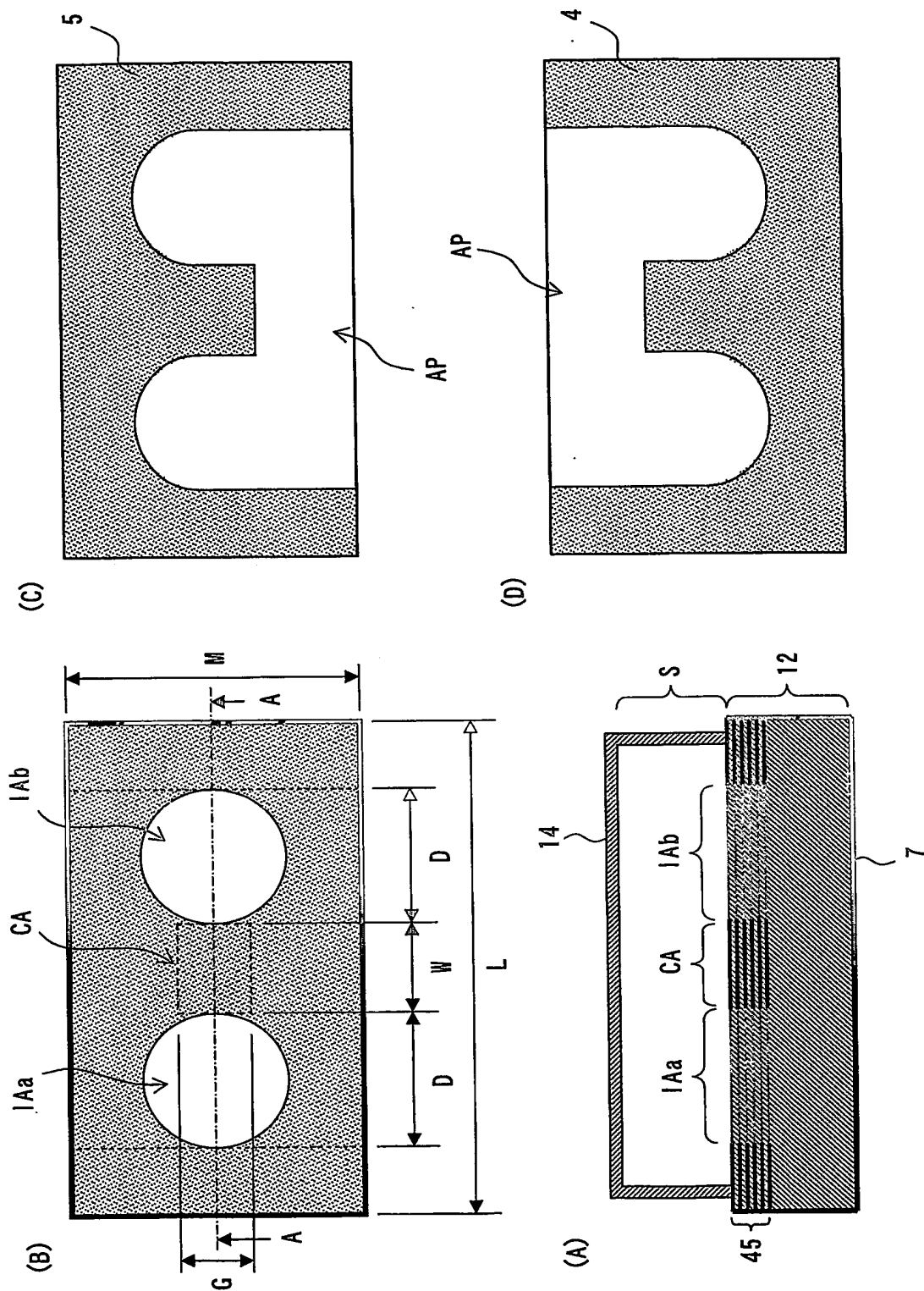


図5

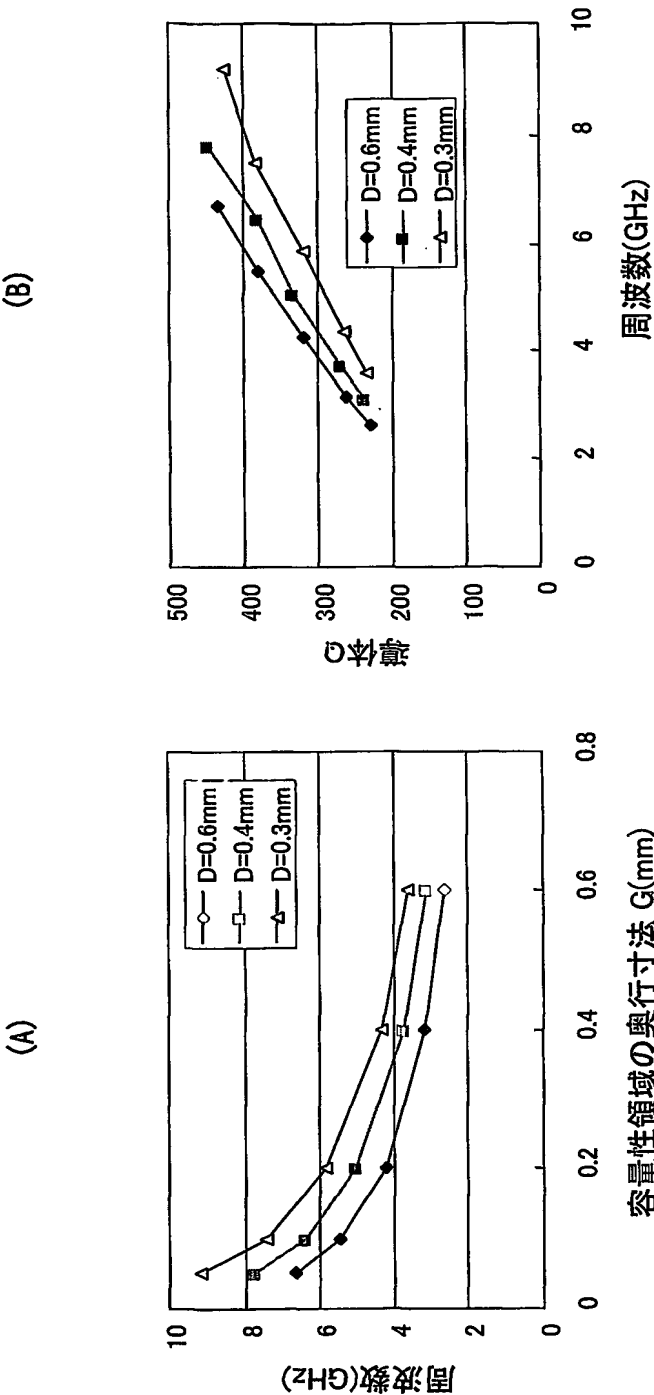
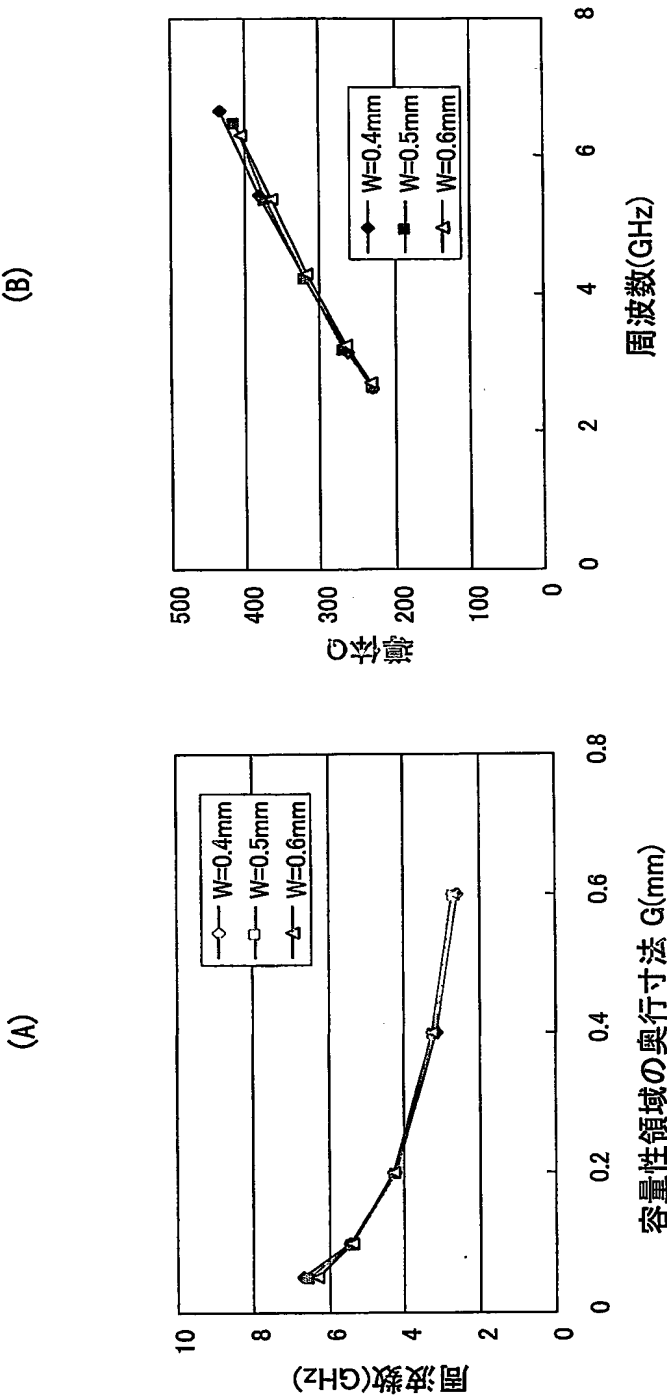
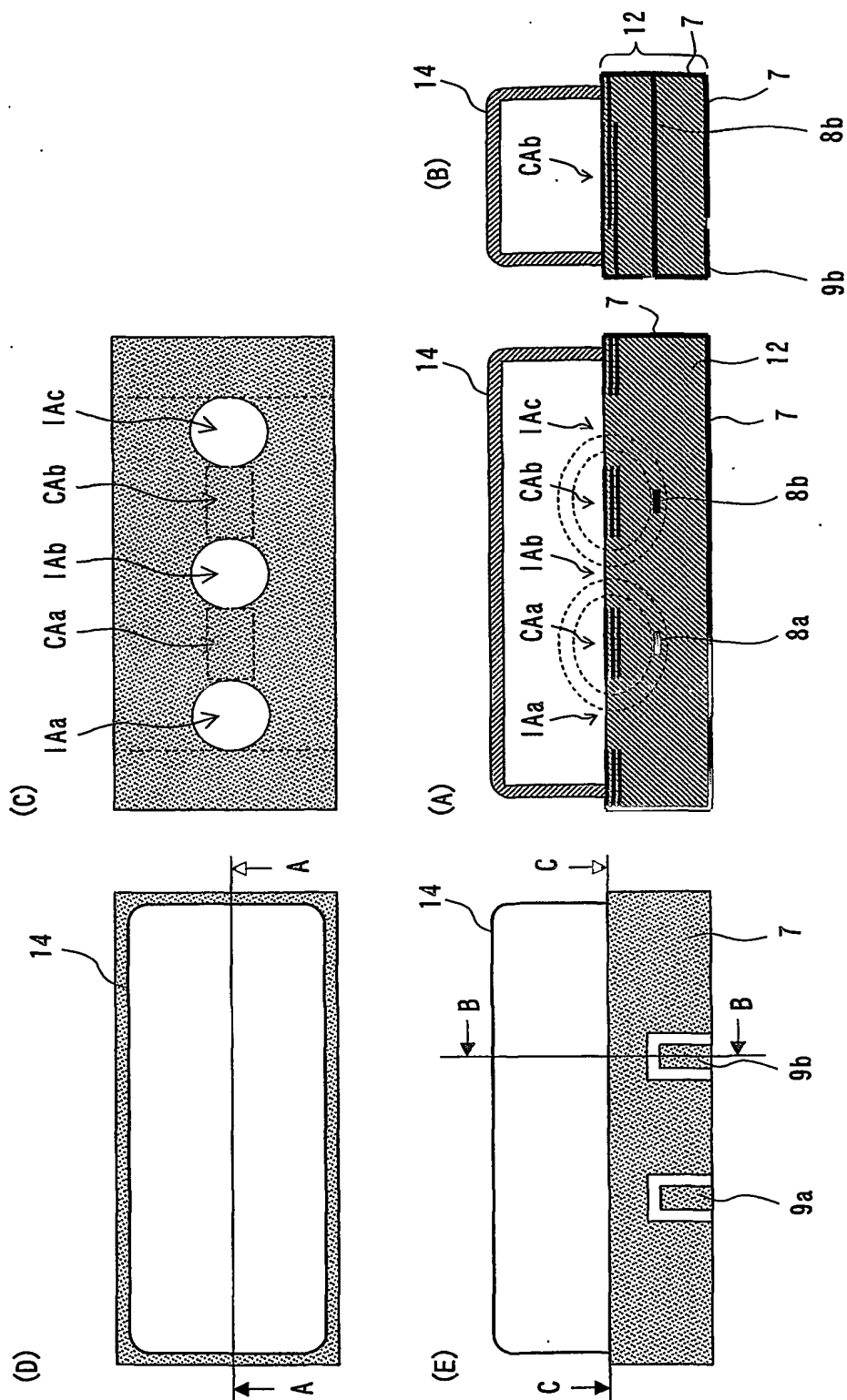


図6



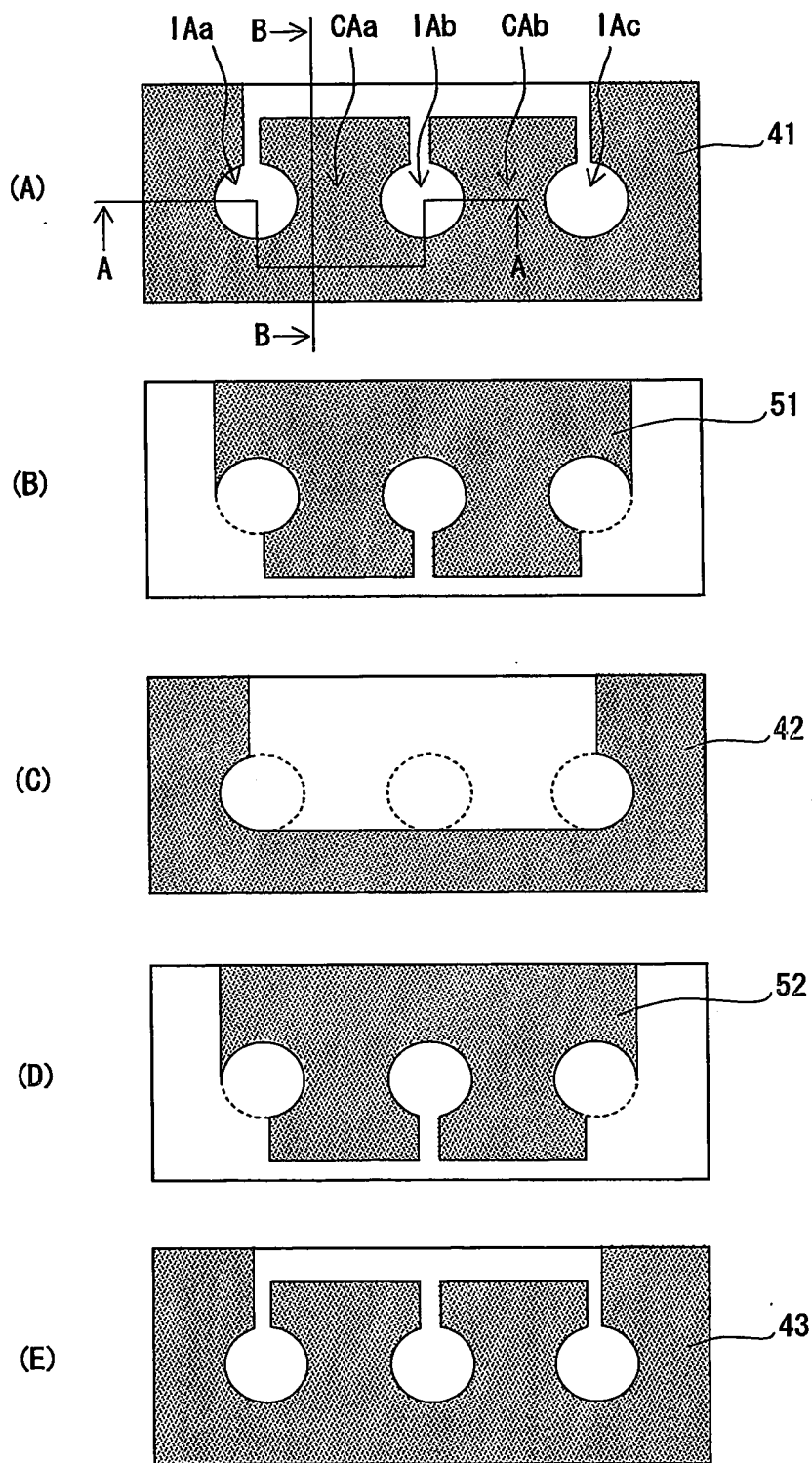
7/13

図7



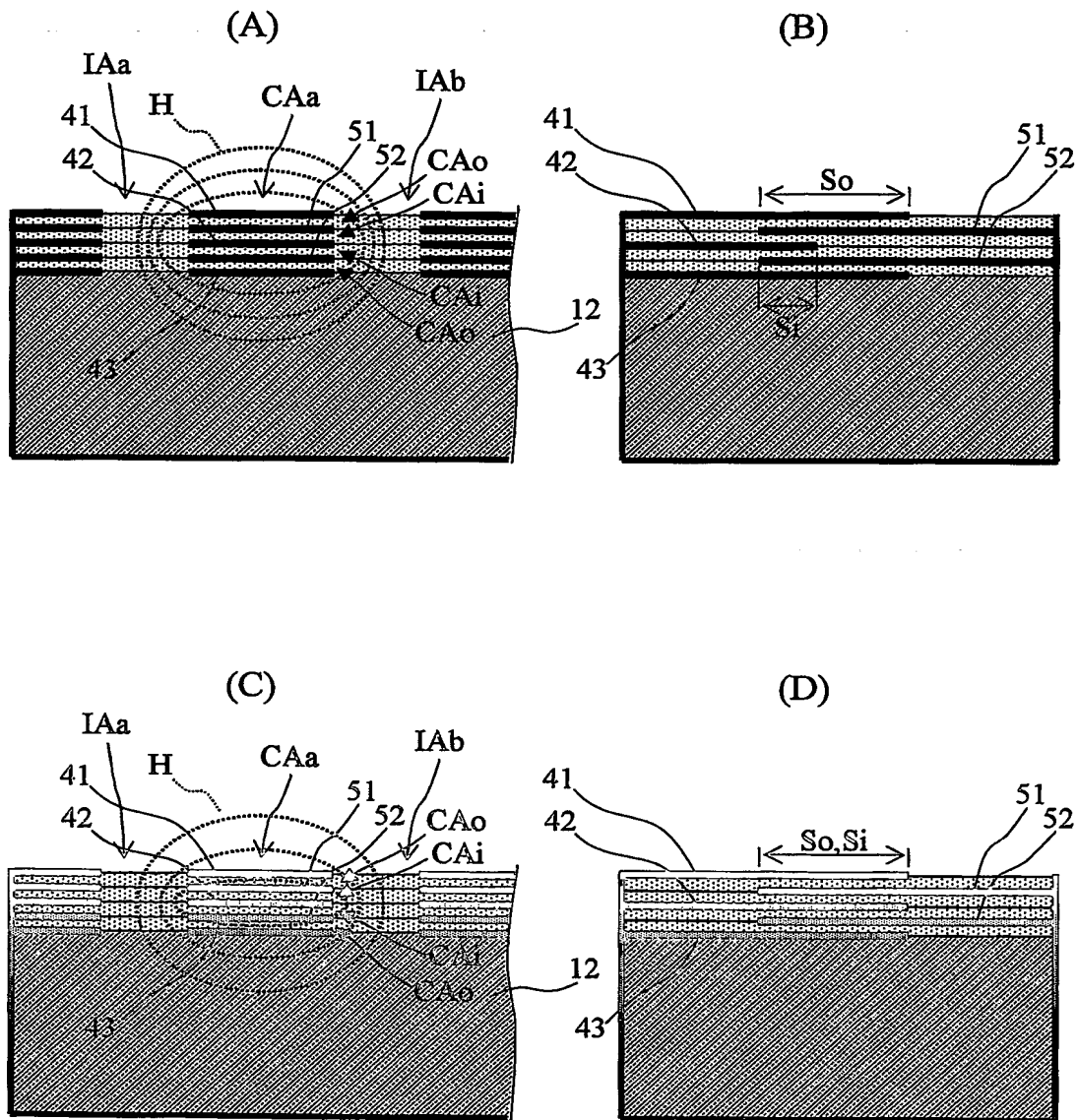
8/13

図 8



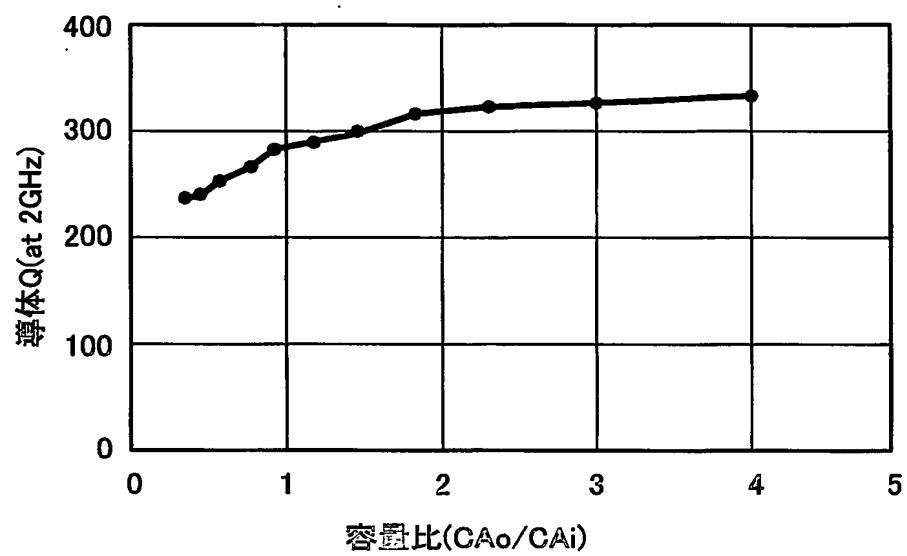
9/13

図 9



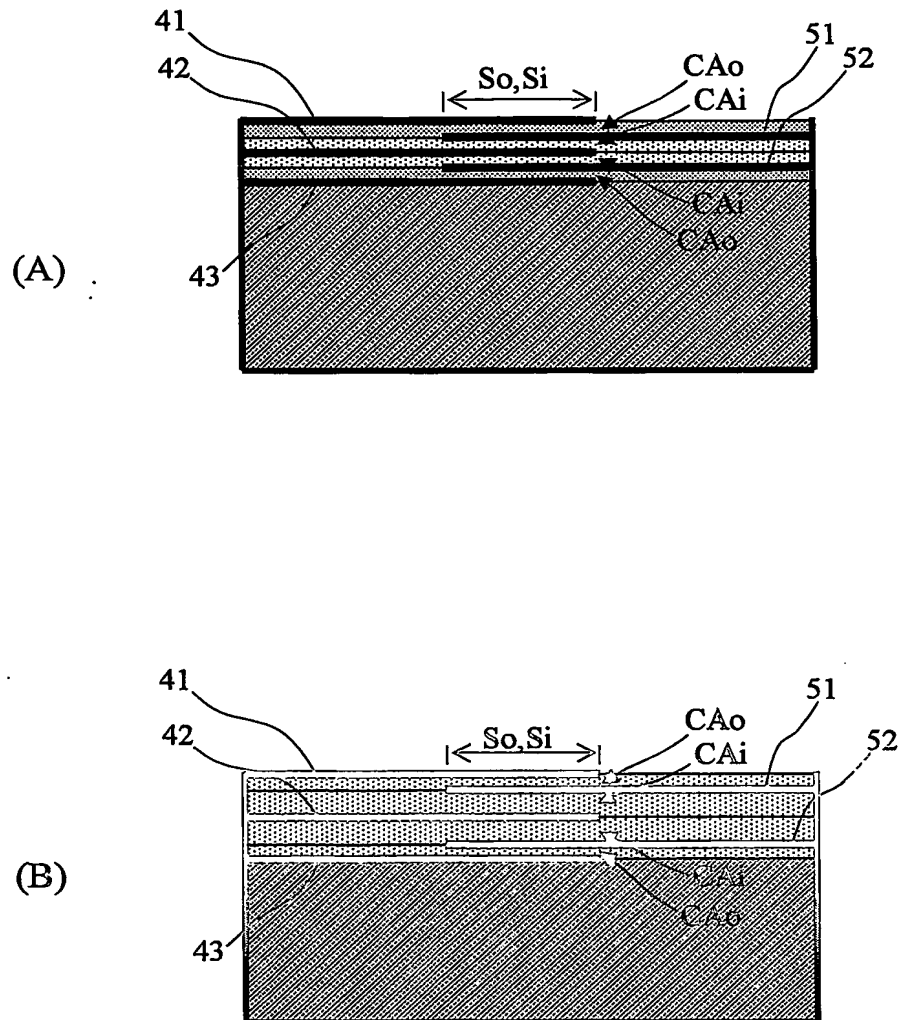
10/13

図 10



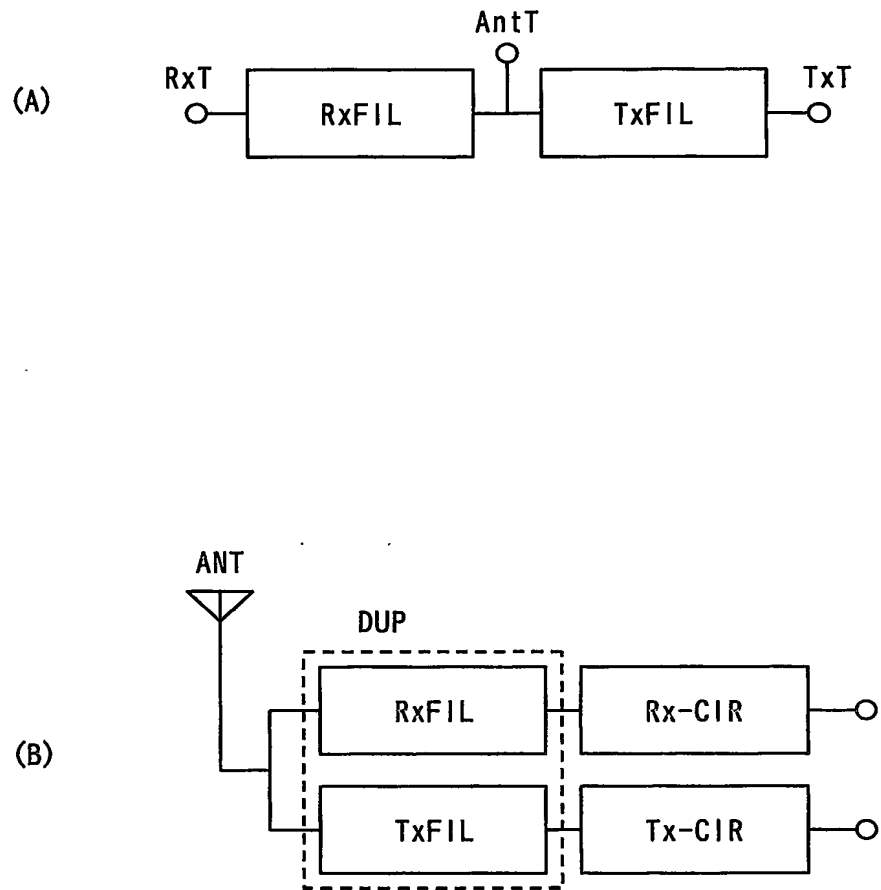
11/13

図 11



12/13

図 12



13/13

図 13

